

DOUBLE SCREEN DISPLAY DEVICE

Publication number: JP10174015

Publication date: 1998-06-26

Inventor: KAMEMOTO KAZUHIRO; SHIMADA JIYOUKOKU

Applicant: TOKYO SHIBAURA ELECTRIC CO

Classification:

- **international:** H04N5/45; H04N7/01; H04N5/45; H04N7/01; (IPC1-7):
H04N5/45; H04N7/01

- **European:**

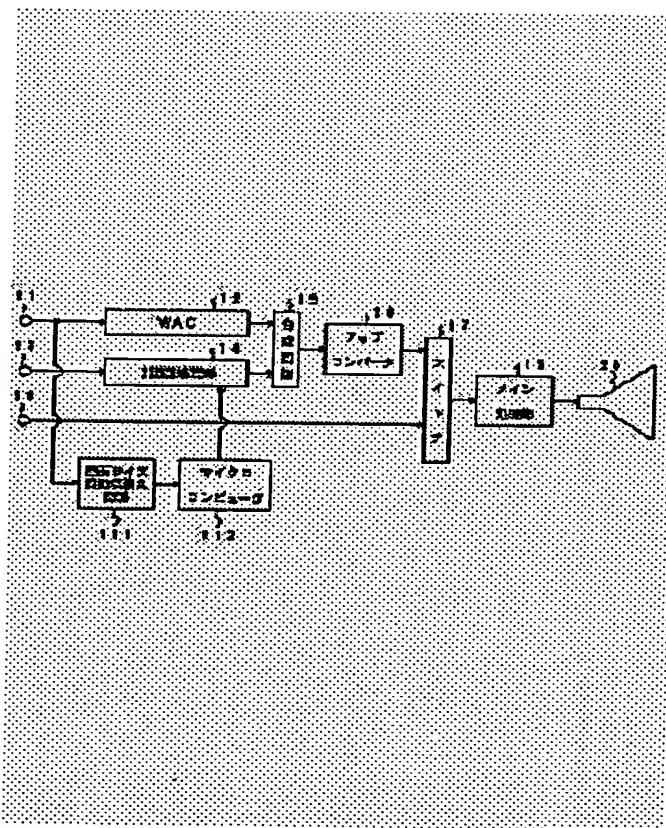
Application number: JP19960326878 19961206

Priority number(s): JP19960326878 19961206

[Report a data error here](#)

Abstract of JP10174015

PROBLEM TO BE SOLVED: To realize double screen display of a television signal using a high definition receiver by dividing a display screen and displaying a 1st standard television signal on a 1st screen and a 2nd standard television signal on a 2nd screen when the output of a 1st selection means is the output signal of a 1st conversion means. **SOLUTION:** A 1st television signal from an input terminal 11 is supplied to a WAC 12 to be time-compressed in a horizontal direction in a 1/2H interval. Then, a 2nd television signal from an input terminal 13 is supplied to a double screen processing part 14. The supplied signal is subscreen-processed and forming a right-half picture in the double screen. A synthesizing circuit 15 synthesizes each inputted signal, and outputting a television signal double-screen-processed to an up converter 16. When a signal selected by a switch 17 is the output signal of the up converter 16, a display part 20 scans one field of picture signal on the same scanning line. Then, when it is a high definition signal from an input terminal 18, a display by a 2:1 interface is performed.



Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-174015

(43)公開日 平成10年(1998)6月26日

(51)Int.Cl.^a
H 0 4 N 5/45
7/01

識別記号

F I
H 0 4 N 5/45
7/01

J

審査請求 未請求 請求項の数3 OL (全7頁)

(21)出願番号 特願平8-326878

(22)出願日 平成8年(1996)12月6日

(71)出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地

(72)発明者 龜本一廣
埼玉県深谷市幡羅町1丁目9番2号 株式会社東芝深谷工場内

(72)発明者 島田城克
埼玉県深谷市幡羅町1丁目9番2号 株式会社東芝深谷工場内

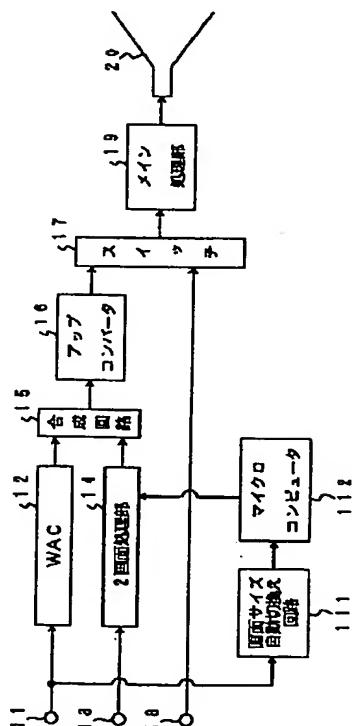
(74)代理人 弁理士 鈴江武彦 (外6名)

(54)【発明の名称】 2画面表示装置

(57)【要約】

【課題】この発明は、ハイビジョン受像機を利用してテレビジョン信号の2画面表示を実現し得る2画面表示装置を提供することを課題としている。

【解決手段】第1の入力端子11から出力された第1の標準テレビジョン信号を水平方向に時間圧縮する時間圧縮手段12と、第2の入力端子13から出力された第2の標準テレビジョン信号を水平方向に時間圧縮すると同時に、第1の標準テレビジョン信号にフレーム同期する2画面処理手段14と、時間圧縮手段12と2画面処理手段14との両出力信号を合成する合成手段15と、合成手段15の出力信号を、高品位テレビジョン信号と同一方式の信号に変換する第1の変換手段16と、第1の変換手段16の出力信号と高品位テレビジョン信号とのいずれか一方を選択する第1の選択手段17とを備えている。



【特許請求の範囲】

【請求項1】 標準テレビジョン信号とは異なる走査線数及びフレーム周波数を有する高品位テレビジョン信号を受信する受信システムにおいて、
 第1の標準テレビジョン信号が入力される第1の入力端子と、
 第2の標準テレビジョン信号が入力される第2の入力端子と、
 前記第1の入力端子から出力された前記第1の標準テレビジョン信号を水平方向に時間圧縮する時間圧縮手段と、
 前記第2の入力端子から出力された前記第2の標準テレビジョン信号を水平方向に時間圧縮すると同時に、前記第1の標準テレビジョン信号にフレーム同期する2画面処理手段と、
 前記時間圧縮手段と前記2画面処理手段との両出力信号を合成する合成手段と、
 前記合成手段の出力信号を、前記高品位テレビジョン信号と同一方式の信号に変換する第1の変換手段と、
 前記第1の変換手段の出力信号と前記高品位テレビジョン信号とのいずれか一方を選択する第1の選択手段と、
 前記第1の選択手段の出力が前記高品位テレビジョン信号である場合、前記高品位テレビジョン信号を表示画面全体に表示し、前記第1の選択手段の出力が前記第1の変換手段の出力信号である場合、表示画面を第1、第2の画面に分割し、第1の画面に第1の標準テレビジョン信号を表示し、第2の画面に第2の標準テレビジョン信号を表示する表示手段とを具備してなることを特徴とする2画面表示装置。

【請求項2】 さらに、前記高品位テレビジョン信号を、前記第1及び第2の標準テレビジョン信号と同一方式の信号に変換する第2の変換手段と、前記第2の変換手段の出力と前記第1の入力端子の前記第1の標準テレビジョン信号とを選択し、前記時間圧縮手段へ導出する第2の選択手段と、前記第2の変換手段の出力と前記第2の入力端子の前記第2の標準テレビジョン信号とを選択し、前記2画面処理手段へ導出する第3の選択手段とを具備してなることを特徴とする請求項1記載の2画面表示装置。

【請求項3】 さらに、前記第1、第2の標準テレビジョン信号とは異なる信号様式を有する第3のテレビジョン信号を入力する第3の入力端子と、この第3の入力端子の第3のテレビジョン信号を、前記第1、第2のテレビジョン信号の様式に変換するマトリクス手段と、このマトリクス手段の出力と前記第1の入力端子の前記第1の標準テレビジョン信号とを選択し、前記時間圧縮手段へ導出する第4の選択手段と、前記マトリクス手段の出力と前記第2の入力端子の前記第2の標準テレビジョン信号とを選択し、前記2画面処理手段へ導出する第5の選択手段とを具備してなることを特徴とする請求項1記

載の2画面表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えばMUSE方式のハイビジョン受像機を利用して2画面表示を行なう2画面表示装置に関する。

【0002】

【従来の技術】周知のように、近時では、横長画面（アスペクト比16：9）の受像管を用いたワイドテレビジョンが普及しつつある。そして、この横長画面のメリットを生かして、例えば横長画面にアスペクト比4：3の画像を複数表示する多画面システムがある。この多画面システムでは、親画面を水平方向に圧縮して左右画面の一方側に寄せ、別の画像を縮小して他方側の空いたスペースに子画面（PIP：Picture In Picture）として表示している。また、多画面システムの一例として、2つの画面を同一サイズで表示し、同時に異なるチャンネル又は映像ソース（ビデオ・LD（レーザディスク）等）の画像の表示が可能になっている。なお、これらは、NTSC-NTSC方式のダブル画面のテレビジョン受像機である。

【0003】また、MUSE方式のハイビジョン受像機の低価格化とハイビジョン放送時間の充実とがあいまって、ハイビジョン受像機の普及が進んでいる。さらに、周知のように、NTSC方式のテレビジョン受像機もある。

【0004】ところで、上記のように各種のテレビジョン受像機があるけれども、それぞれ単品で販売されている。このため、ユーザは、選択に迷っている傾向にある。また、MUSE方式のハイビジョン受像機購入者からは、そのワイド画面を有効に活用したいという要望がある。また、ハイビジョン受像機で、2画面表示を実現しようとしても、ハイビジョン信号の方式に合わせることができないため、表示不可能である。

【0005】

【発明が解決しようとする課題】以上のように、従来では、ダブル画面のテレビジョン受像機とハイビジョン受像機とがそれぞれ単品で販売されているため、ユーザの要望に答えることが困難である。そこで、この発明の目的は、ハイビジョン受像機を利用してテレビジョン信号の2画面表示を実現し得る2画面表示装置を提供することにある。

【0006】

【課題を解決するための手段】この発明に係る2画面表示装置は、標準テレビジョン信号とは異なる走査線数及びフレーム周波数を有する高品位テレビジョン信号を受信する受信システムを対象にしている。

【0007】そして、第1の標準テレビジョン信号が入力される第1の入力端子と、第2の標準テレビジョン信号が入力される第2の入力端子と、第1の入力端子から

出力された第1の標準テレビジョン信号を水平方向に時間圧縮する時間圧縮手段と、第2の入力端子から出力された第2の標準テレビジョン信号を水平方向に時間圧縮すると同時に、第1の標準テレビジョン信号にフレーム同期する2画面処理手段と、時間圧縮手段と2画面処理手段との両出力信号を合成する合成手段と、合成手段の出力信号を、高品位テレビジョン信号と同一方式の信号に変換する第1の変換手段と、第1の変換手段の出力信号と前記高品位テレビジョン信号とのいずれか一方を選択する第1の選択手段と、第1の選択手段の出力が前記高品位テレビジョン信号である場合、高品位テレビジョン信号を表示画面全体に表示し、第1の選択手段の出力が第1の変換手段の出力信号である場合、表示画面を第1、第2の画面に分割し、第1の画面に第1の標準テレビジョン信号を表示し、第2の画面に第2の標準テレビジョン信号を表示する表示手段とを備えるようにしたものである。

【0008】この構成によれば、テレビジョン信号を2画面合成してから、MUSE方式のハイビジョン信号と同一方式の信号となるように、アップコンバートを行ない、その後に、2画面表示を行なっているため、テレビジョン信号の2画面合成を、高品位テレビジョン方式の走査線数及びフレーム周波数に合わせて、確実にハイビジョン画面に表示させることができる。

【0009】

【発明の実施の形態】以下、この発明の実施の形態を図面を参照して詳細に説明する。なお、テレビジョン信号は、水平偏向周波数15.75kHz、垂直偏向周波数59.94Hzの従来のテレビジョン映像信号のことであり、ハイビジョン信号は、水平偏向周波数33.75kHz、垂直偏向周波数60Hzのハイビジョン映像信号のことである。

【0010】図1は、この発明の一実施の形態を示している。図1において、入力端子11に供給された第1のテレビジョン信号は、ワイドアスペクトコンバータ(WAC)12に供給される。WAC12は、入力された第1のテレビジョン信号を水平方向に1/2H期間、時間圧縮する。このWAC12は、例えば「東芝レビュー」1994 Vol.49 No.10 760~761頁に記載のものと同様のものであり、詳細は後述する。

【0011】また、入力端子13に供給された第2のテレビジョン信号は、2画面処理部14に供給される。2画面処理部14は、第2のテレビジョン信号を子画面処理し、ダブル画面における右半分の映像とする。このとき、画面サイズ自動切換え回路111及びマイクロコンピュータ112を用いて子画面処理を行なっている。まず、画面サイズ自動切換え回路111に第1のテレビジョン信号が供給されると、マイクロコンピュータ112は、第2のテレビジョン信号を第1のテレビジョン信号に同期させ、1H期間のうち前半の1/2H期間が第1

のテレビジョン信号となり、後半の1/2H期間が第2のテレビジョン信号となるように、2画面処理部14に指令を出している。上記WAC12および2画面処理部14の出力信号は、合成回路15にそれぞれ供給される。

【0012】合成回路15は、入力された各信号を合成し、2画面化したテレビジョン信号をアップコンバータ16に出力する。このアップコンバータ16は、例えば「放送技術」1996年2月号、「<東芝>ハイビジョン・ワイドクリアビジョン受像機」69頁に記載されるものと同様のものであり、詳細を後述する。

【0013】アップコンバータ16は、入力されたテレビジョン信号の水平偏向周波数をハイビジョン信号と同じ33.75kHzに変換し、また垂直偏向周波数を120Hzに変換(アップコンバート)する。そして、変換された信号は、スイッチ17の一方の入力端に供給される。スイッチ17の他方の入力端には、入力端子18に供給されたハイビジョン信号が供給される。

【0014】スイッチ17は、入力された各信号のうちの一方を選択する。選択された信号は、メイン処理部19にてRGB変換処理が施され、表示部20にて表示される。

【0015】ここで、スイッチ17で選択された信号がアップコンバータ16の出力信号であった場合、表示部20は、1つのフィールドの映像信号を同一走査線上に2回走査(フィールドダブルスキャン)する。また、スイッチ17で選択された信号が、入力端子18から出力されたハイビジョン信号であった場合、表示部20は、2:1インターレースによる表示を行なう。

【0016】図2は、上記WAC12の詳細を示している。図2において、入力端子11に供給された第1のテレビジョン信号は、3次元Y/C(輝度/色)分離・色復調回路121に供給される。3次元Y/C分離・色復調回路121は、フレームメモリ122にアクセスし、書き込み読み出し処理を行なうことにより、第1のテレビジョン信号を輝度信号Yと色信号Cとに分離している。このうち、輝度信号Yは、水平1/2圧縮・アスペクト変換回路123の一方の入力端に供給される。また、色信号Cは、復調処理されて、色差信号I, Qに変換された後、水平1/2圧縮・アスペクト変換回路123の他方の入力端に供給される。

【0017】水平1/2圧縮・アスペクト変換回路123は、ラインメモリ124にアクセスし、書き込み読み出し処理を行なうことにより、輝度信号Y及び色信号Cを水平方向に1/2H期間圧縮し、それぞれを合成回路15に出力する。

【0018】図3は、アップコンバータ16の詳細を示している。図3において、入力端子16aに供給された輝度信号Yは、A/D変換器16b、2Mメモリ16cを介して制御部16dに供給される。また、入力端子1

5
6 e, 16 fに供給された色差信号 I, Qは、マルチプレクサ 16 g, A/D変換器 16 h及び2Mメモリ 16 iを介して制御部 16 dに供給される。マルチプレクサ 16 gは、制御部 16 dからの I Q多重制御信号により、制御されており、A/D変換器 16 b, 16 h及び2Mメモリ 16 c, 16 iは、制御部 16 dからの4 f s cのクロック信号により制御されている。さらに、2 Mメモリ 16 c, 16 iは、制御部 16 dからの30.7 MHzの信号により制御されている。

【0019】制御部 16 dには、NTSC方式の垂直偏向周波数(VD) 60 Hzの信号、NTSC方式の水平偏向周波数(HD) 15.75 kHzをPLL回路 16 jにて8 f s cに生成した信号及びPLL回路 16 kからの30.7 MHzの信号が供給される。制御部 16 dは、これらの信号に基づいて、ハイビジョン方式の水平偏向周波数 33.75 kHzの信号及び垂直偏向周波数 120 Hzの信号を生成し、これらの信号を端子 16 l, 16 mを介して出力する。さらに、制御部 16 dは、輝度信号Y及び色差信号 I, Qを出力している。そして、これら輝度信号Y及び色差信号 I, Qは、D/A変換器 16 nを介して端子 16 o, 16 p, 16 qから取り出される。

【0020】図4は、この発明の第2の実施の形態を示している。図4において、図1と同一部分には同一符号を付して説明する。すなわち、入力端子 18 に供給されたハイビジョン信号は、スイッチ 17 の一方の入力端に供給されるとともに、ダウンコンバータ 21 にも供給される。

【0021】ダウンコンバータ 21 は、入力されたハイビジョン信号を水平偏向周波数 15.75 kHz、垂直偏向周波数 60 Hz のテレビジョン信号に変換し、スイッチ 22, 23 の一方の入力端に出力する。

【0022】スイッチ 22 の他方の入力端には、第1のテレビジョン信号が供給される。スイッチ 22 は、入力された各テレビジョン信号のうち、いずれか一方を選択し、WAC 12 に供給する。WAC 12 は、入力されたテレビジョン信号を水平方向に 1/2 H 期間、時間圧縮する。

【0023】また、スイッチ 23 の他方の入力端には、第2のテレビジョン信号が供給される。スイッチ 22 は、入力された各テレビジョン信号のうち、いずれか一方を選択し、2画面処理部 14 に供給する。2画面処理部 14 は、入力されたテレビジョン信号を水平方向に 1/2 H 期間、時間圧縮し、前記 WAC 12 に画面同期した信号を出力する。

【0024】前記 WAC 12 および前記 2画面処理部 14 の出力信号は、合成回路 15 にそれぞれ供給される。合成回路 15 は、入力された各信号を合成し、2画面化したテレビジョン信号をアップコンバータ 16 に出力する。

【0025】アップコンバータ 16 は、入力されたテレビジョン信号の水平偏向周波数をハイビジョン信号と同じ 33.75 kHz に変換し、また垂直偏向周波数を 120 Hz に変換(アップコンバート)する。変換された信号は、スイッチ 17 の他方の入力端に供給される。

【0026】スイッチ 17 は、入力された各信号のうちの一方を選択する。選択された信号は、メイン処理部 19 にて RGB 変換処理を施されて、表示部 20 にて表示される。

10 【0027】ここで、スイッチ 17 にて選択された信号がアップコンバータ 16 の出力信号である場合、表示部 20 は、1つのフィールドの映像信号を同一走査線上に2回走査(フィールドダブルスキャン)する。また、スイッチ 17 にて選択された信号が、入力端子 18 からのハイビジョン信号である場合、表示部 20 は、2:1 インターレースによる表示を行なう。

【0028】図5は、この発明の第3の実施の形態を示している。図5において、図4と同一部分には同一符号を付して説明する。すなわち、入力端子 24 には、入力端子 11 および入力端子 13 に供給されるテレビジョン信号とは異なる様式のテレビジョン信号が供給される。例えば入力端子 11 および入力端子 13 に供給されるテレビジョン信号が、Y・I・Q信号であるのに対し、入力端子 24 に供給されるテレビジョン信号は R・G・B 信号である。そして、入力端子 24 に供給されたテレビジョン信号は、マトリクス回路 25 に供給される。

【0029】マトリクス回路 25 は、入力されたテレビジョン信号を入力端子 11 および入力端子 13 より供給されるテレビジョン信号と同じ信号様式に変換して出力する。

【0030】スイッチ 22 には、入力端子 11 に供給される第1のテレビジョン信号およびマトリクス回路 25 から出力されたテレビジョン信号が供給される。スイッチ 22 は、入力された各テレビジョン信号のうちいずれか一方を選択し、WAC 12 に供給する。WAC 12 は、入力されたテレビジョン信号を水平方向に 1/2 H 期間、時間圧縮する。

【0031】スイッチ 23 には、入力端子 13 に供給される第2のテレビジョン信号およびマトリクス回路 25 40 から出力されたテレビジョン信号が供給される。スイッチ 23 は、入力されたテレビジョン信号のうちいずれか一方を選択し、2画面処理部 14 に出力する。2画面処理部 14 は、入力されたテレビジョン信号を水平方向に 1/2 H 期間圧縮し、前記 WAC 12 に画面同期した信号を出力する。

【0032】前記 WAC 12 および前記 2画面処理部 14 の出力信号は、合成回路 15 にそれぞれ供給される。合成回路 15 は、入力された各信号を合成し、2画面化したテレビジョン信号をアップコンバータ 16 に出力する。

【0033】アップコンバータ16は、入力されたテレビジョン信号の水平偏向周波数をハイビジョン信号と同じ33.75kHzに変換し、また垂直偏向周波数を120Hzに変換（アップコンバート）する。変換された信号は、スイッチ17の他方の入力端に供給される。

【0034】スイッチ17は、入力された各信号のうちの一方を選択する。選択された信号は、メイン処理部19にてRGB変換処理が施され、表示部20にて表示される。

【0035】以上のように、各実施の形態によれば、ハイビジョン受像機において、従来の標準テレビジョン信号を2画面合成してから、MUSE方式のハイビジョン信号と同一方式の信号となるように、アップコンバートを行ない、その後に、2画面表示を行なっている。このため、テレビジョン信号の2画面合成を、高品位テレビジョン方式の走査線数及びフレーム周波数に合わせて、確実にハイビジョン画面に表示させることができる。また、第2、第3の実施の形態に示したように、ハイビジョン信号はダウンコンバータを用いることによって、様式の異なる信号はマトリクス回路を用いることによって、いずれの場合にも2画面表示が可能となる。なお、この発明は上記各実施の形態に限定されるものではなく、この他その要旨を逸脱しない範囲で種々変形して実施することができる。

【0036】

【発明の効果】以上詳述したようにこの発明によれば、ハイビジョン受像機を利用してテレビジョン信号の2画面表示を実現し得る2画面表示装置を提供することができる。

* きる。

【図面の簡単な説明】

【図1】この発明に係る2画面表示装置の一実施の形態を示すブロック構成図。

【図2】同実施の形態におけるWACの詳細を説明するために示すブロック構成図。

【図3】同実施の形態におけるアップコンバータの詳細を説明するために示すブロック構成図。

【図4】この発明の第2の実施の形態を示すブロック構成図。

【図5】この発明の第3の実施の形態を示すブロック構成図。

【符号の説明】

11…入力端子、

12…WAC、

13…入力端子、

14…2画面処理部、

15…合成回路、

16…アップコンバータ、

17…スイッチ、

18…入力端子、

19…メイン処理部、

20…表示部、

21…ダウンコンバータ、

22…スイッチ、

23…スイッチ、

24…マトリクス回路。

20

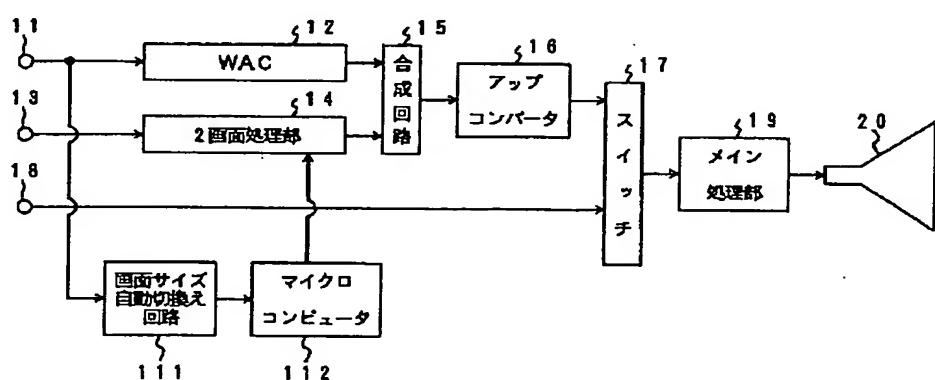
20

20

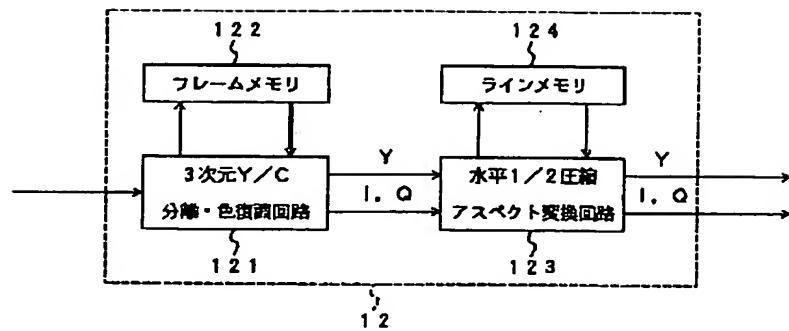
20

20

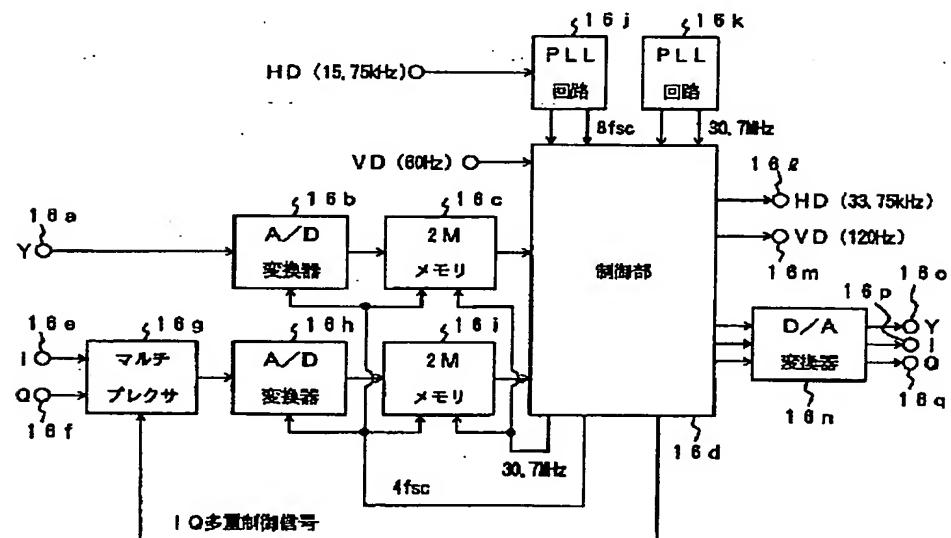
【図1】



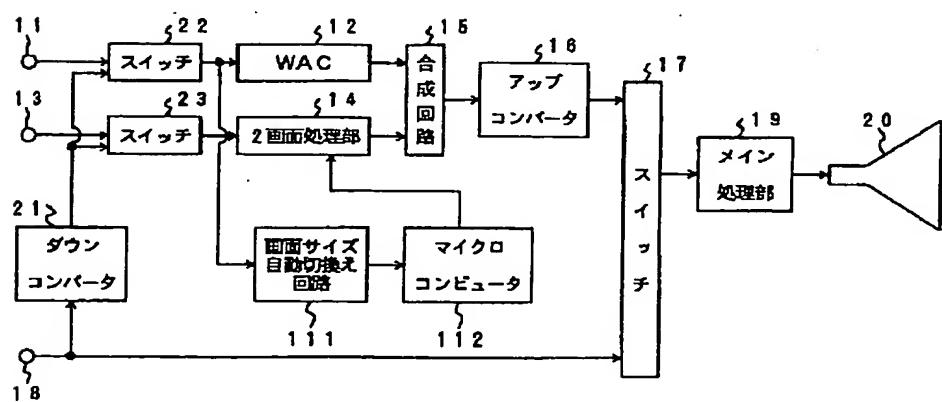
【図2】



【図3】



【図4】



【図5】

